

BRUSHLESS DC MOTOR DRIVING CIRCUIT

Patent Number: JP4208091
Publication date: 1992-07-29
Inventor(s): MATSUDA MINORU; others: 01
Applicant(s): VICTOR CO OF JAPAN LTD; others: 02
Requested Patent: ☐ JP4208091
Application Number: JP19900336797 19901130
Priority Number(s):
IPC Classification: H02P6/02; H02K29/00
EC Classification:
Equivalents: JP3065098B2

Abstract

PURPOSE: To reduce a power consumed in a power circuit by a method wherein an offset rate control circuit which changes the offset rate of an offset circuit in accordance with a current outputted by a power circuit is provided.

CONSTITUTION: A differential voltage detecting circuit 3a which detects the potential difference between the output voltage of a power circuit 56 and a power supply voltage supplied to the power circuit 56 and outputs a signal having a level corresponding to the potential difference, an offset circuit 3b which controls a power supply voltage generating circuit 3c in accordance with the output signal of the differential voltage detecting circuit 3a, the power supply voltage generating circuit 3c which generates a voltage necessary to operate the power circuit 56 in accordance with the signal of the offset circuit 3b, etc., are provided. The offset rate of the offset circuit 3b is changed by an offset rate control circuit 2 in accordance with a current outputted by the power circuit 3b. With this constitution, a minimum necessary differential voltage can be always obtained in accordance with a current applied to a motor winding.

Data supplied from the esp@cenet database - I2

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平4-208091

⑮ Int. Cl.⁹

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)7月29日

H 02 P 6/02
H 02 K 29/00

3 7 1 S
Z

8527-5H
9180-5H

審査請求 未請求 請求項の数 1 (全11頁)

⑭ 発明の名称 ブラシレス直流モータ駆動回路

⑰ 特 願 平2-336797

⑱ 出 願 平2(1990)11月30日

⑲ 発 明 者 松 田 稔 神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社

⑲ 発 明 者 石 井 博文 東京都小平市上水本町5丁目22番1号 株式会社日立マイコンシステム内

⑲ 出 願 人 日本ビクター株式会社 神奈川県横浜市神奈川区守屋町3丁目12番地

⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑲ 出 願 人 株式会社日立マイコンシステム 東京都小平市上水本町5丁目22番1号

⑳ 代 理 人 弁理士 下田 容一郎 外1名

明 細 書

1. 発明の名称

ブラシレス直流モータ駆動回路

2. 特許請求の範囲

回転子の固定子に対する回転位置を検出する回転位置検出手段と、この回転位置検出手段の検出信号に応じて前記固定子の巻線に供給する電流を生成する駆動電流生成回路と、この駆動電流生成回路の出力電流のゲインを外部からの制御信号により可変するゲイン可変回路と、このゲイン可変回路の出力電流を増幅し前記巻線に供給するパワー回路とを備えたブラシレス直流モータ駆動回路において、前記パワー回路の出力電圧と前記パワー回路に供給される電源電圧との差を検出しこの差に応じたレベルの信号を出力する差電圧検出回路と、この差電圧検出回路の出力信号に基づいて電源電圧生成回路を制御するオフセット回路と、このオフセット回路の信号に基づいて前記パワー回路が動作するのに必要な電圧を生成する電源電圧生成回路と、前記オフセット回路のオフセット量

を前記パワー回路が出力する電流に応じて変化させるオフセット量制御回路とを備えたことを特徴とするブラシレス直流モータ駆動回路。

3. 発明の詳細な説明

(産業上の利用分野)

主にカメラ一体型ビデオテープレコーダ等の携帯用機器に用いるブラシレス直流モータ駆動回路に関する。

(従来の技術)

ブラシレス直流モータ駆動回路において、モータ動作状態で巻線に発生する巻線電圧 V_{coil} とパワー回路に供給される電源電圧 V_m との関係は第11図のようになる。図中 ΔV は前記 V_{coil} と前記 V_m との差の電圧を示し、これはパワー回路の出力トランジスタのコレクタ・エミッタ間電圧となり、この電圧 ΔV と前記巻線に流れる電流 I_{coil} の積がこの駆動回路の電力損失となる。

そこで第12図に示す特性をもつ差電圧検出回路と、第13図に示す特性をもつ電源電圧生成回路が用いられる。この差電圧 ΔV と電源電圧 V_m

の関係は第14図に示すようになる。

第14図において、前記 V_m と前記 ΔV との関係は傾き $-\alpha$ の直線で表わされる。同図においてこの V_m と ΔV とがBで平衡しているとする。図中Bは ΔV が ΔV_b のとき V_m が V_{mb} になることを示す。又、 $\Delta V = 0$ のときの V_m を V_{mref} とする。このとき前記巻線電圧 V_{coil} が負荷変動や速度変化等により大きくなったとすると ΔV はBより小さくなる方向即ち V_m が大きくなる方向に移動する。一方、 V_{coil} が小さくなると V_m は小さくなる方向に移動する。このように巻線電圧 V_{coil} が変化すると、この変化に追従してパワー回路の電源電圧 V_m が変化する。この関係を式で表わすと、

$$V_m = V_{mref} - \alpha (V_m - V_{coil}) \quad \text{-----}(1)$$

式を変形して、

$$V_m = (V_{mref} + \alpha \times V_{coil}) / (1 + \alpha) \quad \text{-----}(2)$$

ここで、

$$V_{mref} = V_{coil} + V_{off}$$

とすると、

$$V_m = V_{coil} + (V_{off} / (1 + \alpha))$$

となり、

$$V_{offset} = V_{off} / (1 + \alpha)$$

とすると、

$$V_m = V_{coil} + V_{offset} \quad \text{-----}(3)$$

と表わすことができる。この(3)式からも電源電圧 V_m が巻線電圧 V_{coil} に追従して変化することがわかる。又、この(3)式から V_{offset} が V_m と V_{coil} との差電圧 ΔV に相当することがわかり、従ってモータ駆動回路の消費電力を抑えるためには V_{offset} が最小になるようにすればよい。

ところで、トランジスタはコレクタ電流 I_c 対コレクタ・エミッタ間飽和電圧 V_{cesat} 特性により決められた V_{cesat} 以上の電圧がコレクタ・エミッタ間に印加されなければ動作しない。これはパワー回路の出力トランジスタについても同様である。

即ち、(3)式の V_{offset} は常に V_{cesat} より大きくなければモータを駆動することができない。しかし、 V_{offset} を大きくしすぎるとパワー回路の

電力損失が大きくなってしまふ。従って、パワー回路の出力トランジスタを十分駆動でき、且つ電力損失を最小にするためには V_{offset} が V_{cesat} を少し超えるレベルに設定する必要がある。

第15図は従来のブラシレス直流モータ駆動回路の一例の構成図、第16図は同巻線電圧対パワー回路電源電圧特性図、第17図は同電源電圧制御部の回路図を示す。

第15図に示すように、従来のブラシレス直流モータ駆動回路50は、回転子の固定子に対する回転位置を検出する回転位置検出回路51と、この回転位置に従って必要な駆動電流を生成する駆動電流生成回路52と、この駆動電流のゲインを可変するゲイン可変回路53と、速度制御信号を入力する速度制御信号入力回路54と、この入力回路54の出力信号を増幅して前記ゲイン可変回路53のゲインを制御する電流増速アンプ55と、前記ゲイン可変回路53の出力電流を各巻線 u 、 v 、 w に供給するパワー回路56と、各巻線 u 、 v 、 w の出力電圧を制御する電源電圧制御部

57とにより構成される。更に、この電源電圧制御部57は、前記各巻線 u 、 v 、 w の電圧を入力して差電圧を検出する差電圧検出回路57aと、この差電圧に従った電圧を発生するオフセット回路57bと、このオフセット回路57bの出力電圧に従って電源電圧を生成し、この電源電圧をパワー回路56に供給する電源電圧生成回路57cとにより構成される。

第16図に従来の3相両方向・定電流駆動回路の場合の特性図を示し、この例について説明する。この従来の駆動回路は、ソース側出力トランジスタのコレクタ・エミッタ間電圧 V_{ce} のみ制御するよう構成されている。

第17図は、前記 V_{coil} と V_m の差を検出する差電圧検出回路57aと、この差電圧検出回路57aを制御するオフセット回路57bと、この差電圧検出回路57aの出力より電源電圧を生成する電源電圧生成回路57cとにより構成される。

第17図において、ダイオードD1乃至D3の一端に夫々3相の巻線電圧 V_{coil} が印加され、他

端は互に短絡され、抵抗 R_1 、 R_2 を介して差電圧比較回路 60 の一方の入力端子に接続される。又、このダイオード D_1 乃至 D_3 は前記巻線の端子電圧のうち最も高い電圧のみを検出するためのダイオードである。一方ダイオード D_4 の一端には電源電圧 V_m が印加され他端は前記差電圧比較回路 60 の他方の入力端子に入力される。この差電圧比較回路 60 の出力電圧 V_{error} は電源電圧生成回路 57c に入力される。この電源電圧生成回路 57c はスイッチングレギュレータで構成される。

差電圧検出回路 57a の出力電圧 V_{error} は、前記ダイオード D_1 乃至 D_4 の電圧降下を V_f とすると次式で表わされる。即ち、

$$V_{error} = - (R_3(R_1 + R_2) / R_1 R_2) \times (R_2 / (R_1 + R_2)) \times (V_m - V_{coil}) + (R_2 / (R_1 + R_2)) \times (V_{coil} - V_f) + ((R_1 R_2 + R_1 R_3 + R_2 R_3) / (R_1 + R_2)) \times I_{offset} \quad (4)$$

一方、前記電源電圧生成回路 57c の入出力特

性は第 18 図のように V_m と V_{in} との関係は傾き β の直線で表わされ、前記 V_{error} が同図の V_{in} に相当する。この β は前記電源電圧生成回路 57c の入出力ゲイン β を表わし、

$$\beta = (R_1 + R_2) / R_2$$

とすると、

$$\begin{aligned} V_m &= \beta \times V_{error} \\ &= ((R_1 + R_2) / R_2) \times V_{error} \\ &= - ((R_3(R_1 + R_2)) / (R_1 R_2)) \times (V_m - V_{coil}) + V_{coil} - V_f \\ &\quad + ((R_1 R_2 + R_2 R_3 + R_3 R_1) / R_2) \times I_{offset} \quad (5) \end{aligned}$$

(5) 式を変形すると

$$\begin{aligned} V_m &= V_{coil} + R_1 \times I_{offset} \\ &\quad - ((R_1 R_2) / (R_1 R_2 + R_2 R_3 + R_3 R_1)) \times V_f \quad (6) \end{aligned}$$

となり、この

$$\begin{aligned} R_1 \times I_{offset} &= ((R_1 R_2) / (R_1 R_2 + R_2 R_3 + R_3 R_1)) \times V_f \end{aligned}$$

が前記(3)式の V_{offset} に相当することになる。

$$\begin{aligned} V_{offset} &= R_1 \times I_{offset} \\ &= ((R_1 R_2) / (R_1 R_2 + R_2 R_3 + R_3 R_1)) \times V_f \quad (7) \end{aligned}$$

ところで、(7)式から V_{offset} は巻線電圧や巻線電流には関係なく一定であることがわかる。

(発明が解決しようとする課題)

しかし、パワー回路 56 の出力トランジスタの前記 V_{cesat} は、第 18 図の従来の差電圧対巻線電流特性に示すようにコレクタ電流 I_c 、即ち巻線電流 I_{coil} の増加に応じて増加する。そのため V_{offset} を第 18 図の V_{ce1} のレベルに設定したとすると斜線部に示すように、巻線電流 I_{coil} により V_{ce} が V_{cesat} に対し大きくなる点があり、この点で電力損失が大きくなる。

又、巻線電流 I_{coil} が図中 I_{c1} での差電圧 V_{ce} 、即ち $(V_m - V_{coil})$ を下げるために V_{offset} を図中 V_{ce1} から V_{ce2} のレベルに下げたとすると、 V_{ce2} と V_{cesat} の交点 (I_{c2}) より巻線電流 I_{coil} が大きくなる場合は、パワー回路 56 の出

カトランジスタが動作できなくなる、という問題が生じてくる。

本考案は、以上の課題を解決するためになされたもので、その目的はモータの巻線に流れる電流に応じて前記差電圧が常に必要最小限になるようにしたブラシレス直流モータ駆動回路を提供することにある。

(課題を解決するための手段)

ブラシレスモータ駆動回路において、パワー回路の出力電圧とパワー回路に供給される電源電圧との差を検出しこの差に応じたレベルの信号を出力する差電圧検出回路と、この差電圧検出回路の出力信号に基づいて電源電圧生成回路を制御するオフセット回路と、前記オフセット回路の信号に基づいて前記パワー回路が動作するのに必要な電圧を生成する電源電圧生成回路と、前記オフセット回路のオフセット量を前記パワー回路が出力する電流に応じて変化させるオフセット量制御回路とを備えたことを特徴とする。

(作用)

オフセット量制御回路により、巻線に発生する電圧とパワー回路に供給される電源電圧との差電圧が最小になるように制御される。

(実施例)

以下に、本発明の実施例を添付図面に基づいて説明する。尚、図中従来例と同一部分には同一番号を付し、その説明を省略する。

第1図は本発明に係るブラシレス直流モータ駆動回路の第1実施例の構成図である。

ブラシレス直流モータ駆動回路1は、従来の回転位置検出回路51と、駆動電流生成回路52と、ゲイン可変回路53と、パワー回路56と、速度制御信号入力回路54と、本発明に係るオフセット量制御回路2と電源電圧制御部3とにより構成される。更に、この電源電圧制御部3は差電圧検出回路3aと、オフセット回路3bと、電源電圧生成回路3cとにより構成される。

この第1実施例の構成を前記従来例50と比較すると、従来の電流帰還アンプ55のマイナス側入力がオフセット回路3bに入力されたオフセッ

ト量制御回路2になっている点が主に異なる点である。このブラシレス直流モータ駆動回路1は、オフセット量制御回路2が巻線電流 I_{coil} の増加に伴い、オフセット回路3bの出力電圧を増加させる。尚、駆動方式は従来例と同じだが、巻線端子電圧とパワー回路電源電圧の波形は前記第16図に示すようになっている。

第2図は第1実施例の電源電圧制御部の回路図で、図中オフセット量制御回路2は従来のパワー回路56及び電流帰還アンプ55と共にオフセット回路3bに接続されている。

第2図において、差電圧検出回路3aのダイオードD1乃至D4の電圧降下を V_f 、電源電圧生成回路3cの入出力ゲイン β を、

$$\beta = (R_1 + R_2) / R_2$$

とすると、

$$\begin{aligned} V_{error} = & - (R_3 (R_1 + R_2) / R_1 R_2) \\ & \times (R_1 / (R_1 + R_2)) \times (V_m - V_{coil}) \\ & + (R_2 / (R_1 + R_2)) \times (V_{coil} - V_f) \\ & + ((R_1 R_2 + R_1 R_3 + R_2 R_3) / (R_1 + R_2)) \end{aligned}$$

$\times I_{offset}$

$$\begin{aligned} V_m = & \beta \times V_{error} \\ = & ((R_1 + R_2) / R_2) \times V_{error} \\ = & - (R_3 (R_1 + R_2) / R_1 R_2) \\ & \times (V_m - V_{coil}) + V_{coil} - V_f \\ & + ((R_1 R_2 + R_2 R_3 + R_3 R_1) / R_2) \\ & \times I_{offset} \quad \dots\dots(8) \end{aligned}$$

と表わされる。

又、(8)式を変形すると、

$$\begin{aligned} V_m = & V_{coil} \\ & - (R_1 R_2 / (R_1 R_2 + R_2 R_3 + R_3 R_1)) \\ & \times V_f + R_1 \times I_{offset} \quad \dots\dots(9) \end{aligned}$$

と表わされるが、ここまでは従来例と同じである。

次に、オフセット回路3bの動作について説明する。

オフセット量制御回路2の巻線電流 I_{coil} は、電流検出抵抗 R_f に流入し R_f の端子電圧を上昇させる。この R_f の端子電圧の上昇によりオフセット回路3bのトランジスタQ1のベース電位が上昇し、トランジスタQ2のコレクタ電流

$I_{offset10}$ が増加する。さらにトランジスタQ3とQ4はカレントミラー回路を構成し、トランジスタQ4のコレクタ電流 $I_{offset1}$ の値は前記 $I_{offset10}$ の値に略等しくなる。このように $I_{offset1}$ は I_{coil} に比例して増加する。

一方、トランジスタQ5のコレクタ電流 $I_{offset0}$ はB電圧 V_{cc} とトランジスタQ6のコレクタバイアス電圧 V_{ref} とにより決まるDC電流となり、これは巻線電流 I_{coil} による影響を受けない。この $I_{offset1}$ と $I_{offset10}$ の和をとってオフセット回路3bの出力電流 I_{offset} を生成する。

この I_{offset} 、 $I_{offset1}$ 、 $I_{offset0}$ 及び I_{coil} の関係は第3図の I_{offset} 対 I_{coil} 特性図に示すようになる。

ところで、前記(9)式に、

$$I_{offset} = I_{offset0} + I_{offset1}$$

を代入すると、次式のようなになる。

$$\begin{aligned} V_m = & V_{coil} \\ & - (R_1 R_2 / (R_1 R_2 + R_2 R_3 + R_3 R_1)) \end{aligned}$$

$$\begin{aligned} & \times V_f + R_1 \times I_{\text{offset}0} \\ & + R_1 \times I_{\text{offset}1} \end{aligned} \quad \text{-----}(10)$$

又、(10)式を変形すると、前記パワー回路56のソース側トランジスタ56aのコレクタ・エミッタ間電圧 V_{ce} 、即ち V_m と V_{coil} の差電圧は次式で表わされる。

$$\begin{aligned} V_{ce} &= V_m - V_{coil} \\ &= - (R_1 R_2 / (R_1 R_2 + R_2 R_3 + R_3 R_1)) \\ & \times V_f + R_1 \times I_{\text{offset}0} + R_1 \times I_{\text{offset}1} \end{aligned} \quad \text{-----}(11)$$

この(11)式の第3項($R_1 \times I_{\text{offset}1}$)が巻線電流 I_{coil} に伴い増加するためパワー回路56の電源電圧 V_m と巻線電圧 V_{coil} の差電圧も巻線電流 I_{coil} に伴い増加することになる。この様子を第4図の差電圧対巻線電流特性図に示す。

第5図は第2実施例の電源電圧制御部の概略を示す回路図である。

前記第1実施例と比較すると、差電圧検出回路3dとオフセット回路3eの構成が異なる。尚、駆動方式及び巻線端子電圧とパワー回路電源電圧

$$\times R_1 \times I_{\text{offset}} \quad \text{-----}(14)$$

ここで、 $\alpha \times \beta \gg 1$ であるとするこの(14)式は次のようになる。

$$\begin{aligned} V_m &= V_{coil} + (1/\alpha) \times V_{ref} \\ & + R_1 \times I_{\text{offset}} \end{aligned} \quad \text{-----}(15)$$

更に変形して差電圧 V_{ce} を求めると次式のようにになる。

$$\begin{aligned} V_{ce} &= V_m - V_{coil} \\ &= (1/\alpha) \times V_{ref} + R_1 \times I_{\text{offset}} \end{aligned} \quad \text{-----}(16)$$

以上よりパワー回路電源電圧 V_m と巻線電圧 V_{coil} との差電圧 V_{ce} が巻線電流 I_{coil} の増加に伴い増加することがわかる。この様子を図で表わすと第6図のようになる。

第7図は第3実施例の電源電圧制御部の回路図である。

この電源電圧制御部5は、差電圧検出回路3dの構成が前記第2実施例と異なる。尚、駆動方式は従来例と同じだが、巻線端子電圧とパワー回路電源電圧の波形は前記第11図に示すようになる。

の波形は従来例と同じである。

第2実施例の電源電圧制御部4のオフセット回路3eの出力電流 I_{offset} は、第1実施例の I_{offset} と同様に、 I_{coil} に伴って増加する。この図より差電圧検出回路3dの出力電圧 V_{error} を求めると次式のようにになる。

$$\begin{aligned} V_{error} &= V_{ref} + \alpha \times (V_{coil} - V_f) \\ & + R_1 \times I_{\text{offset}} - (V_m - V_f) \\ &= -\alpha \times (V_m - V_{coil}) + V_{ref} \\ & + \alpha \times R_1 \times I_{\text{offset}} \end{aligned} \quad \text{-----}(12)$$

次に、電源電圧生成回路3cの入出力ゲインを β とすると、前記 V_m は次式で表わされる。

$$\begin{aligned} V_m &= \beta \times V_{error} \\ &= -\alpha \times \beta \times (V_m - V_{coil}) \\ & + \beta \times V_{ref} + \alpha \times \beta \times R_1 \times I_{\text{offset}} \end{aligned} \quad \text{-----}(13)$$

この(13)式を変形すると、

$$\begin{aligned} V_m &= (\alpha \times \beta / (1 + \alpha \times \beta)) \times V_{coil} \\ & + (\beta / (1 + \alpha \times \beta)) \times V_{ref} \\ & + (\alpha \times \beta / (1 + \alpha \times \beta)) \end{aligned}$$

同図において、差電圧検出回路3fの一部を構成する振幅検出回路6は、巻線端子電圧 V_{coil} を全相観測し、その振幅を検出する回路である。

同図より V_{error} を求めると次式のようにになる。

$$\begin{aligned} V_{error} &= V_{ref} - \alpha \times (V_m - V_{coil}) \end{aligned} \quad \text{-----}(17)$$

次に、電源電圧生成回路3cの入出力ゲインを β とすると、 V_m は次式で表わされる。

$$\begin{aligned} V_m &= \beta \times V_{error} + \beta \times R_1 \times I_{\text{offset}} \\ &= -\alpha \times \beta \times (V_m - V_{coil}) \\ & + \beta \times V_{ref} + \beta \times R_1 \times I_{\text{offset}} \end{aligned} \quad \text{-----}(18)$$

この式を変形して、且つ $\alpha \times \beta \gg 1$ とすると、

$$\begin{aligned} V_m &= V_{coil} + (1/\alpha) \times V_{ref} \\ & + (1/\alpha) \times R_1 \times I_{\text{offset}} \end{aligned} \quad \text{-----}(19)$$

となり差電圧 V_{ce} は次式で表わされる。

$$\begin{aligned} V_{ce} &= V_m - V_{coil} \\ &= (1/\alpha) \times V_{ref} \\ & + (1/\alpha) \times R_1 \times I_{\text{offset}} \end{aligned}$$

----- (20)

ここで差電圧 V_{ce} と巻線電圧 I_{coil} の関係は、第8図に示すようになる。同図の $V_{cesat-np}$ はパワー回路58のソース側出力トランジスタ58aとシンク側出力トランジスタ58bの前記 V_{cesat} との和を表わしている。

第9図は第4実施例の電源電圧制御部の回路図である。

第4実施例の電源電圧制御部7は、前記第1乃至第3実施例と異なり差電圧検出回路3g及びオフセット回路3h共にオペアンプにより構成されている。

尚、駆動方式及び巻線端子電圧とパワー回路電源電圧との波形は従来例と同じである。

次に、第4実施例の動作について説明する。

第9図において、

$$V_{offset} = (1 + (R_{12}/R_{11})) \times R_f \times I_{coil} \quad \text{----- (21)}$$

$$V_{error} = - (R_{32}/R_{31}) \times (V_m - V_{coil}) + V_{coil} - V_f \quad \text{----- (22)}$$

$$V_{ce} = (R_3/R_1) \times (1 + (R_{12}/R_{11})) \times R_f \times I_{coil} + (R_3/R_2) \times V_{offset0} - V_f \quad \text{----- (26)}$$

差電圧 V_{ce} と巻線電流 I_{coil} の関係は、第10図に示すようになる。

以上説明したように、本発明に係るブラシレス直流モータ駆動回路によれば、

まず第1に、巻線に発生する電圧 V_{coil} と、パワー回路に供給される電源電圧 V_m との差電圧 V_{ce} を最小になるように制御することにより、パワー回路の出力トランジスタで消費される電力を最小に抑えることができ、巻線に効率よくパワーを供給できる。

例えば、カメラ一体型VTR（ビデオテープレコーダ）のような携帯用機器に使用すると、電池の消耗を少なくすることができるので、機器の連続使用時間を延すことができる。

第2に、モータに掛る負荷の変動等による巻線電流の変化に応じて前記差電圧 V_{ce} を常にその巻線電流に必要な最小限の電流に抑えることができ

$$V_{in} = (R_4/R_1) \times V_{offset1} + (R_4/R_2) \times V_{offset0} + (R_4/R_3) \times V_{error} \quad \text{----- (23)}$$

となり、電源電圧生成回路3cの入出力ゲインを $\beta = R_3/R_4$

とすると、

$$\begin{aligned} V_m &= \beta \times V_{in} = (R_3/R_4) \times V_{in} \\ &= (R_3/R_1) \times V_{offset1} + (R_3/R_2) \times V_{offset0} + V_{error} \\ &= (R_3/R_1) \times (1 + (R_{12}/R_{11})) \times R_f \times I_{coil} + (R_3/R_2) \times V_{offset0} - (R_{32}/R_{31}) \times (V_m - V_{coil}) + V_{coil} - V_f \end{aligned} \quad \text{----- (24)}$$

となり、この(24)式を変形すると、

$$\begin{aligned} V_m &= V_{coil} + (R_3/R_1) \times (1 + (R_{12}/R_{11})) \times R_f \times I_{coil} + (R_3/R_2) \times V_{offset0} - V_f \end{aligned} \quad \text{----- (25)}$$

となる。従って、差電圧 V_{ce} は次式で表わされる。

る。

例えば、カメラ一体型VTR用キャプスタンモータ等のようにモータ負荷が経過時間によって変化するモータに適し、どのような負荷状態においてもパワー回路で消費される電力を最小に抑えることができる。

第3に、比較的簡単な回路で構成されているのでIC化し易く、従って小型化でき費用の低減も併せて図ることができる。

(発明の効果)

オフセット回路のオフセット量をパワー回路が出力する電流に応じて変化させるオフセット量制御回路をブラシレス直流モータ駆動回路に備えたので、パワー回路で消費される電力を低減させることができる。

4. 図面の簡単な説明

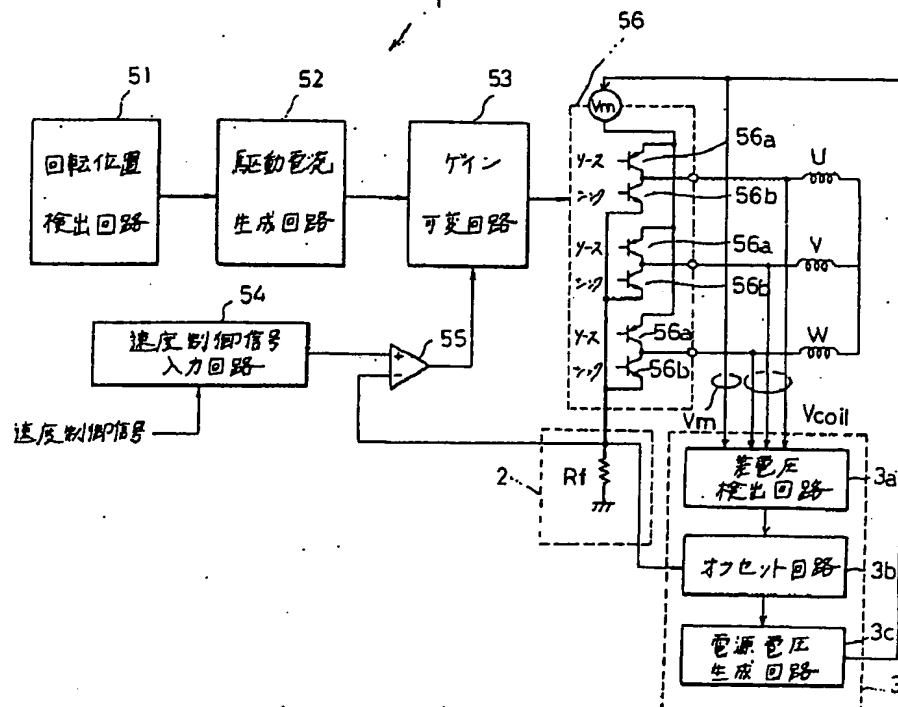
第1図は本発明に係るブラシレス直流モータ駆動回路の第1実施例の構成図、第2図は同第1実施例の電源電圧制御部の回路図、第3図は同第1実施例のオフセット回路の I_{offset} 対 I_{coil} 特性

図、第4図は同第1実施例の差電圧対巻線電流特性図、第5図は同第2実施例の電源電圧制御部の回路図、第6図は同第2実施例の差電圧対巻線電流特性図、第7図は同第3実施例の電源電圧制御部の回路図、第8図は同第3実施例の差電圧対巻線電流特性図、第9図は同第4実施例の電源電圧制御部の回路図、第10図は同第4実施例の差電圧対巻線電流特性図、第11図及び第16図は従来のブラシレス直流モータ駆動回路の巻線電圧対パワー-回路電源電圧特性図、第12図は同差電圧検出回路入出力特性図、第13図は同電源電圧生成回路入出力特性図、第14図は同電源電圧制御部入出力特性図、第15図は従来のブラシレス直流モータ駆動回路の一例の構成図、第17図は同電源電圧制御部の回路図、第18図は同差電圧対巻線電流特性図である。

1…ブラシレス直流モータ駆動回路、2…オフ
セット量制御回路、3, 4, 5, 7…電源電圧制
御部、3a, 3b, 3d, 3e, 3f, 3g,
3h…オフセット回路、3c…電源電圧生成回路、

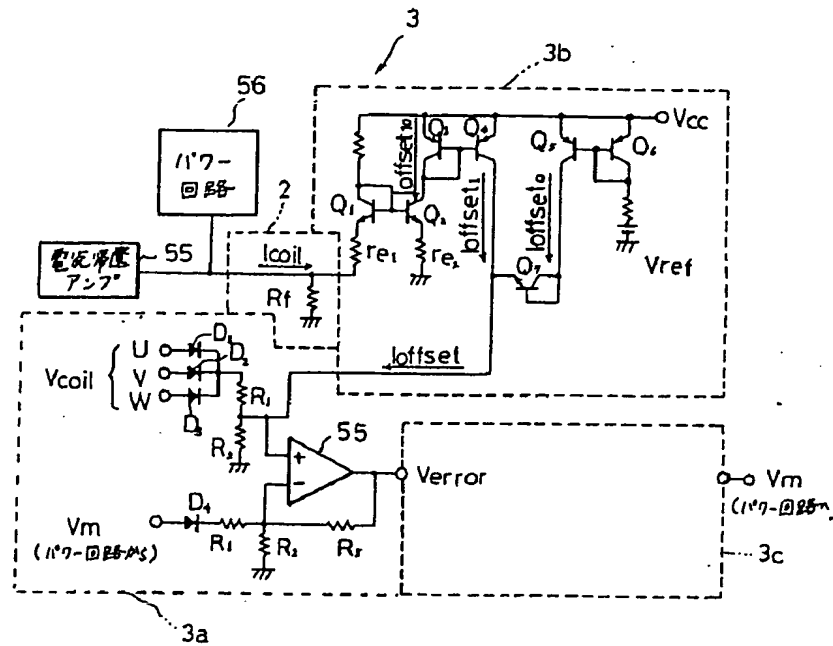
6… 振幅檢出回路。

特許出願人	日本ビクター株式会社
同	株式会社日立製作所
同	株式会社日立マイコンシステム
代理人	弁理士 下田 容一郎
同	弁理士 小山 有



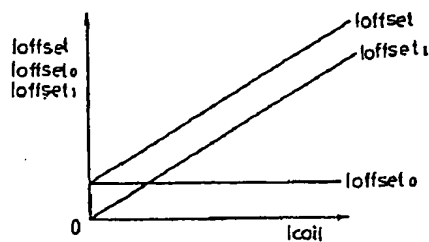
本発明に係る ブランレ直流モータ駆動回路

第 1 圖



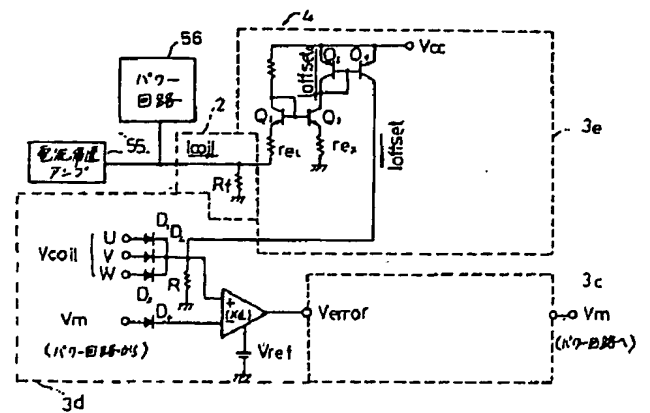
第1実施例の電源電圧制御部

第2図



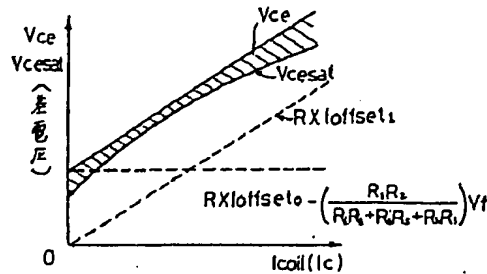
第1実施例のオフセット回路の
Ioffset 時 Icoil 特性

第3図



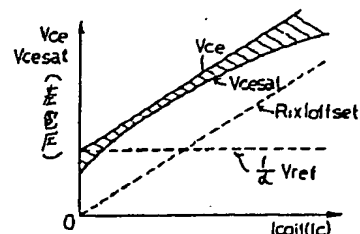
第2実施例の電源電圧制御部

第5図



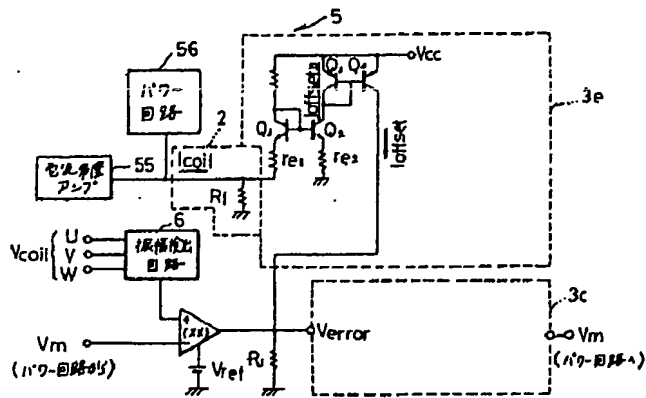
第1実施例の電圧対電流特性図

第4図



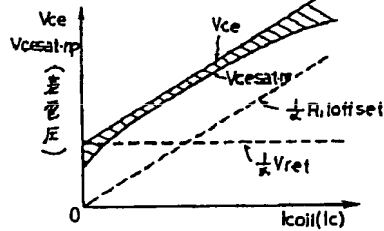
第2実施例の電圧対電流特性図

第6図



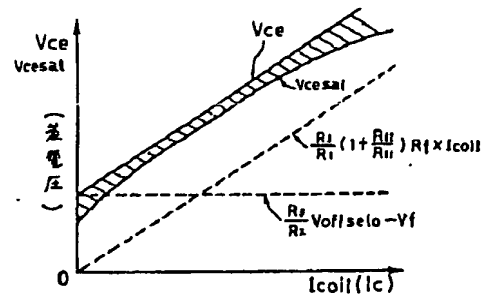
第3実施例の電源電圧制御部

第7図



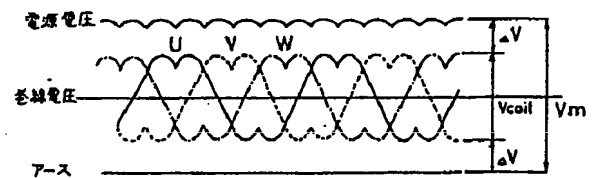
第3実施例の差電圧対巻線電流特性

第8図



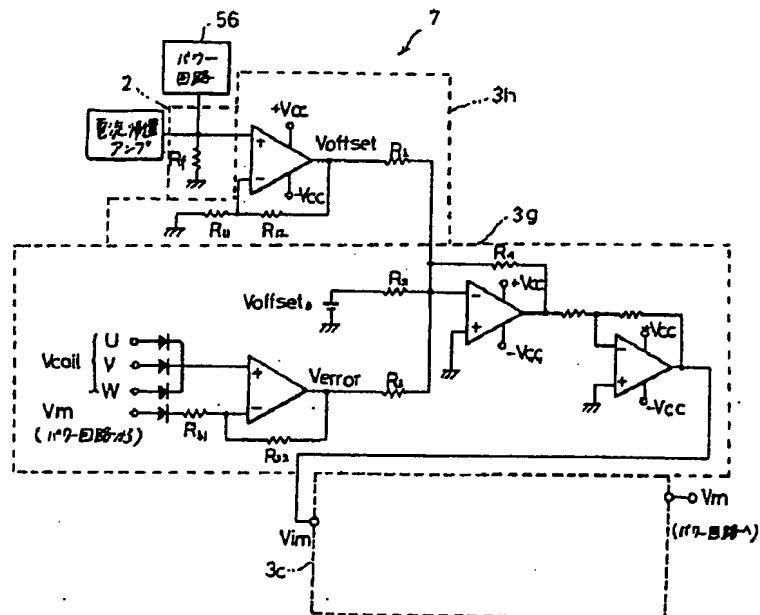
第4実施例の差電圧対巻線電流特性

第10図



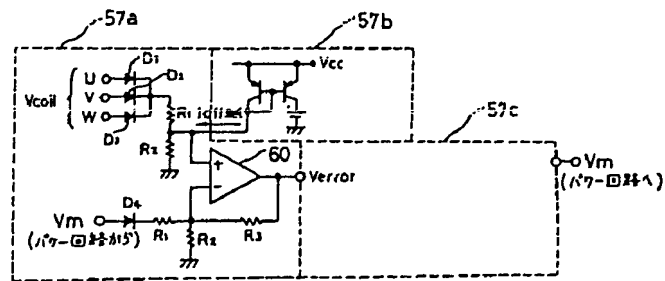
巻線電圧対パワー回路電源電圧

第11図

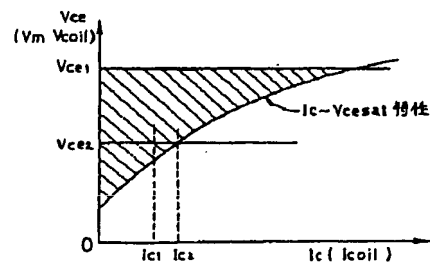


第4実施例の電源電圧制御部

第9図



従来の電源電圧制御部
第17図



従来の差電圧対集電電流特性
第18図